PAT-NO:

JP361201454A

DOCUMENT-IDENTIFIER: JP 61201454 A

TITLE:

**LEAD FRAME** FOR INTEGRATED CIRCUIT

PUBN-DATE:

September 6, 1986

**INVENTOR-INFORMATION:** 

**NAME** 

AKASHI, SHINICHI

**ASSIGNEE-INFORMATION:** 

NAME

**COUNTRY** 

**NEC CORP** 

N/A

APPL-NO:

JP60042180

APPL-DATE: March 4, 1985

INT-CL (IPC): H01L023/48

US-CL-CURRENT: 257/674, 257/E23.049

**ABSTRACT:** 

PURPOSE: To eliminate the need for a metallic band for fixing among a large number of leads by fixing an element loading section and the nose sections of the leads by an insulator and fastening even a conventional fixing band section among the leads by the insulator.

CONSTITUTION: A blank, which is rolled in predetermined thickness and width

and consists of a 42 alloy or copper or the like, is punched by a press mold as shown in oblique lines first, thus shaping an element loading section 3 and lead nose sections 5. The length of the lead nose sections 5 is formed previously up to sections corresponding to the positions of conventional fixing bands. An insulator 6 such as, epoxy resin, silicon resin or the like is

injected to a punching section and fastened, residual sections in leads are

punched by a press mold, and the element loading section 3 and the nose

sections of the leads 5 are plated with Ag, thus manufacturing a lead frame.

Accordingly, the **lead frame** is acquired.

COPYRIGHT: (C)1986,JPO&Japio

DERWENT-ACC-NO:

1986-275788

**DERWENT-WEEK:** 

198642

COPYRIGHT 2006 DERWENT INFORMATION LTD

TITLE:

Lead frame for integrated circuit - has stem for

mounting chip, leads arranged near tab, and insulator for

fixing tab and leads NoAbstract Dwg 3/4

PATENT-ASSIGNEE: NEC CORP[NIDE]

PRIORITY-DATA: 1985JP-0042180 (March 4, 1985)

PATENT-FAMILY:

PUB-NO PUB-DATE

LANGUAGE

PAGES MAIN-

**IPC** 

JP **61201454** A

September 6, 1986

N/A

800

N/A

**APPLICATION-DATA:** 

**PUB-NO** 

APPL-DESCRIPTOR

APPL-NO

**APPL-DATE** 

2/14/2006, EAST Version: 2.0.1.4

INT-CL (IPC): H01L023/48

ABSTRACTED-PUB-NO:

**EQUIVALENT-ABSTRACTS:** 

TITLE-TERMS: LEAD FRAME INTEGRATE CIRCUIT STEM MOUNT CHIP

**LEAD ARRANGE TAB** 

INSULATE FIX TAB LEAD NOABSTRACT

**DERWENT-CLASS: U11** 

EPI-CODES: U11-D03A;

19日本国特許庁(JP)

⑩特許出願公開

#### 昭61-201454 ⑫ 公 開 特 許 公 報 (A)

@int\_Ci\_4

⑪出 願 人

識別記号

庁内整理番号

❸公開 昭和61年(1986)9月6日

H 01 L 23/48

7357-5F

審査請求 未請求 発明の数 1 (全3頁)

69発明の名称 集積回路用リードフレーム

> ②特 頤 昭60~42180

願 昭60(1985)3月4日 ❷出

東京都港区芝5丁目33番1号 日本電気株式会社内 進 一 明 石 70発 明 者

日本電気株式会社 東京都港区芝5丁目33番1号

弁理士 内 原 砂代 理 人

1. 発明の名称

集積回路用リードフレーム

# 2. 特許請求の範囲

集積回路累子載置部と先端が該集積回路累子載 置部近傍に位置する複数のリードとの祖を多数一 体化した集積回路用リードフレームにおいて、前 配集積回路案子載置部と前配複数のリードとが絶 碌物で固定され、もって前記複数のリード間には 金属の固定帝を有しないことを特徴とする集積回 路用リードフレーム。

# 3. 発明の詳細な説明

〔産菜上の利用分野〕

本発明はリードフレーム、特に多数のリードを 有する集積回路用のリードフレームの構造に関す

(従来の技術)

従来、集積回路用のリードフレームは 4 2 合金 又は銅などの素材を一定厚及び巾に圧延した後、 累子戦量部とこの累子戦量部に先端部が隣接する 多数のリードとの組を所足の形状にたるようにブ レス加工等で打ち抜くか又は化学的にエッチング を行って形成した後、衆子戦量郡およびリード先 端部分に Ag等のメッキを施している。この時、 リード間は位置変動したいように、互いに42合 金又は銅等の柔材の帯で連結されるように打ち抜 かれている。

# [発明が解決しょうとする問題点]

40ピン以上の多数のピンを1組に有するリー ドフレームではリード間隔が非常に狭くなってお り、高い寸法精度が要求されている。しかしたが ら現状ではプレス加工等の歪あるいはエッチング 時心マスク不良等のため、また集積回路素子のロ - 付け時における加熱による寸法のズレが発生し、 ポンディング不良を引き起すといり問題点があっ た。また、リード間固定のために設けた金属素材 の帝は、君子取り付けおよび金属細線による君子

**遺伝とりードとの間のワイヤーポンディング後の** 関脂によるモールド封止をした後切断除去しなければならず、このための工程を必要としていた。 【問題点を解決するための手段】

本祭明によれば、素子敬健部と先端がこの素子敬厳部の近傍に配置される多数のリードとを1組とする多数の組が1本化された集積回路用リードフレームにおいて、素子敬釐部と多数のリード間の固定用金属帝を不要とした集積回路用リードフレームを得る。

#### (突施例)

次に、図面を参照して本発明をより詳細に説明 する。

第1図が本発明の一実施例によるリードフレームの平面図で、第2図が断面図である。すなわち、一定厚及び巾にロールされた42合金又は銅などの素材をまず第3図斜線部の様なブレス型で打ち抜き、柔子戦遣部3 シェびリード先端部5 を形成する。リード先端部5の長さは従来の固定帯の位

近に相当するところまで形成してかく。 次に、打ち抜いた部分にエポキシ樹脂又はシリコン樹脂等の絶験物 6 を注入し固定する。 しかる後に弱 4 凶の斜破部の如きプレス型でリードの残りの部分を打ち抜き、 案子収置部 3 かよびリードラ の先端部に Ag メッキを施しリードフレームを設造する。 このようにして第1回。 第2回に示すリードフレームが得られる。 尚、 2 は案子収置部3 を固定するつり部で、絶縁物 6 で固定した後は必要なものではない。

# (発明の効果)

以上説明したように、本発明は柔子収量部とリード先端部を絶験物で固定することにより、ポンディング時の加熱によっても寸法ズレは発生せずポンディング不良を引き起すことにない。

さらにリード間は従来の固定帯の部分まで絶縁 物で固定されているので、樹脂によるモールド封 止後の固定帝の切断は不要となり、樹脂破断及び リード切断のみで分離が可能となる。

#### 4. 図面の簡単を説明

第1図は本発明の一実施例による集積回路用リードフレームの平面図、第2図は本発明の一実施例による集積回路用リードフレームの断面図、第3図および第4図は本発明の一実施例による集積回路用リードフレームを製造するためのブレスのパターンを説明する平面図である。

1……リードフレーム外枠、2,2 ~ ……つり 部、3,3 ′、3 ″ ……柔子軟置部、5,5 ″ … …リード、6,6′,6″ …… 絶縁物。

代理人 弁理士 内原





